

使用DP83640实现IEEE1588 边界时钟以及透明时钟

美国国家半导体公司
应用注释1838
David Rosselot
2008年4月28日



1.0 引言

美国国家半导体公司的DP83640精密PHYTER®实现了IEEE1588精密时间协议(PTP)的严格时序要求,并可实现高精度IEEE1588节点。这些同样的特性也可以用于实现多端口的边界时钟(BC)和透明时钟(TC)器件。

边界时钟以及透明时钟都是物理机制,为交叉多端口网络设备,如网桥、路由器和中继器等提供了精准的PTP协议。应用范围从大规模多端口以太网交换机到两、三个端口的菊花链设备。边界时钟可以服务于某一端口的主设备,并像主设备一样作用于所有其它端口。透明时钟不是用作一个主或从设备,而是转交PTP的事件消息并提供桥之间的阻滞时间的校正。在所有情况下,每个透明时钟或边界时钟都包含一单一PTP时钟用于精确地同步网络中的设备。

DP83640是个高精度的边界时钟或透明时钟设备的解决方案,它减少了为实现IEEE1588的时钟和时标(时间戳)功能所需要的其它电路数量。由于时标在物理层器件(PHY)内部完成,时间标记在所有工作模式下平等确定,它提供了最精确的解决方案。

2.0 基本要求

在边界时钟或透明时钟里应该仅有一个PTP时钟提供给所有端口共享,由于每个DP83640精密PHYTER包含一个独立的内部PTP时钟,因此必须满足两个基本要求。首先,所有的物理层设备必须具备一共享的参考时钟源。使用单一的参考时钟源能很容易地满足这个要求,用它给每个PHY提供一个相同的参考时钟,通常是通过某种时钟分配器来完成。

第二个要求是,所有PTP时钟必须能同时被控制。这就要必须确保所有PTP时钟可以被同时设定和在相同调整率下开始运行,这可以用一个串行管理接口支持的广播写入操作来完成,参见DP83640数据手册有关广播写入操作。

在MDC上,串行管理接口可支持高达25 MHz的操作。在每个PHY上接到X1的参考时钟,对于MII操作应为25 MHz,对于RMII操作应是50 MHz。对于RMII操作,采用主模式下的RMII方式使用一个25 MHz的参考时钟也是可行的(见应用注释AN-1794:使用RMII主模式)。

除了器件的基本硬件连接之外,BC或TC必须与一个控制器协同来处理协议的操作,以及PTP包的产生、中止和修改。包处理的类型取决于所使用的器件类型,这些将分段进行讨论。

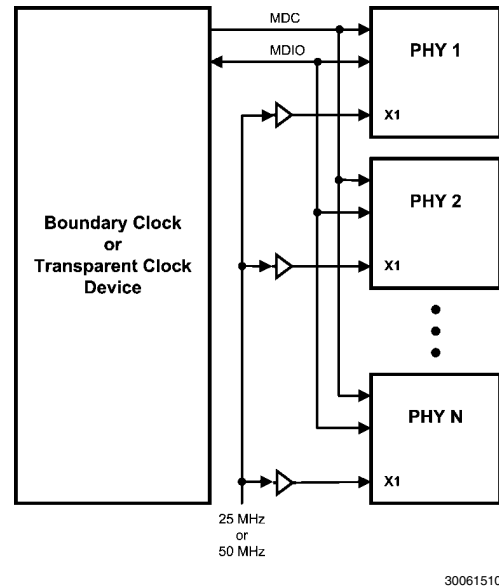


图1. 参考时钟和管理接口的连接图

由于MDC信号也被用作一个时钟,所以MDC上也需要一个时钟分配网络来确保在每个PHY上有一干净的时钟信号。

图1所示是一个参考时钟和管理接口信号可行的连接例子。

2.1 PHY编址

由于广播写功能使用PHY的地址0x1F,边界和透明时钟设备就不应有任何PHY绑定到地址0x1F。

另外,PHY地址0用来强迫PHY在一个隔离状态下上电,如果某个设备使用物理地址0,使之退出隔离状态需要管理访问。

所有其它PHY地址的使用都是有效的,没有限制。

由于在一个串行管理接口上只能有31个PHY设备(保留一个地址用作广播),如果需要更多的设备,必须提供额外的串行管理接口。

2.2 同步以太网

除正常以太网操作之外,DP83640也可用于一个100 Mb同步以太网节点。在这种工作模式下,所有端口可能用某端口上的恢复时钟作为所有其它端口的参考时钟。在一个PTP系统中,允许将超级主时钟频率传递给整个网络,对于同步以太网操作的详细资料可参见应用注释:AN-1730, AN-1730 DP83640同步以太网模式:在PTP应用中实现次纳秒精度。

PHYTER®是一美国国家半导体公司的注册商标。

3.0 IEEE1588的时钟控制.

基本的PTP时钟控制独立于运行方式，如边界时钟对于透明时钟。在一个节点设备中，一个从设备会基于由PTP消息时标确定的信息来更新PTP时钟，设定比率的量则取决于测到的相对于主设备的比率差，这也包含时间调整和对按照协议测定的主设备时间偏移作修正。在边界时钟或透明时钟里，PTP时钟控制会以类似的方式伴随一个明显差异而产生。对时钟控制的改变是对所有的PTP时钟，而不是对单个时钟。正像之前提到的，这可用串行管理接口支持的广播机制来完成，从而使送到每个PHY的PTP时钟可同时变化。

3.1 时间设定的验证

为确保能准确地产生时间修正，可能希望通过使用DP83640内部的GPIO功能来验证PTP时钟时间值，这可以靠在每个PHY的GPIO引脚之间连接一信号线来完成。例如，如图2所示在每个PHY的GPIO9之间建立一个连接。

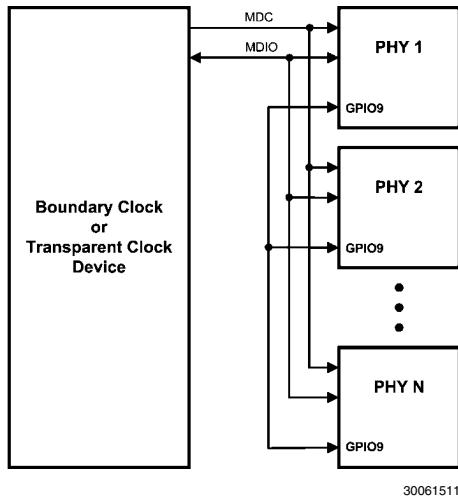


图2. 对于实践验证的GPIO连接

时钟时间可以使用如下运算法则验证和修正：

1. 在每个PHY的GPIO9上启动事件时标截获
2. 对于PHY1，启动GPIO9上的触发输出
3. 产生单一触发脉冲，其可以在每个PHY上被捕获，包括PHY1
4. 从每个PHY中读取事件时间标记
5. 以PHY1捕获时标的差为基准，更正所有PHY

这个过程只有在起始时间设定时才需要。所有随后的设置应使用一步调整，或在引入任何误差的情况下对每个PHY作临时比率调整。

验证起始时间设定的主要原因是要使进入PHY的信号同步。因为相对于在PHY中使用的参考时钟，MDC时钟可能是异步的，这可能由于PHY采样MDC信号使PTP时钟时间起始时有一个小的误差。

4.0 IEEE1588的边界时钟

边界时钟可用于支持IEEE1588技术规格的版本1和版本2。边界时钟可实现一个本地PTP时钟，它同步于某一端口的主设备并对其它的端口担当起主时钟。因为边界时钟是完整PTP时钟的实施，时间和频率都必须同步刷新到每个PHY上的本地PTP时钟。PTP消息的处理以及时间和比率变化的确定必须在本地处理器完成。边界时钟所需的基本处理操作是：

1. 所有PTP链路的终接。所有进入的PTP消息都将被识别和路由到本地处理器
2. 实现最好的主时钟运算法则，或决定主端口和从端口分配的其它机制
3. 在接到最好的主设备的一个端口上作为从设备来同步
4. 对所有其它的端口作为主设备来运行
5. 所有PHY的PTP时钟的同时控制，包含从动设备端口的时钟

4.1 推荐的时标交付

时标可以由多种方式交付给控制器。最基本的方法是使用串行管理接口读取时标，使用MDC和MDIO这对信号。然而，为了在串行管理接口上传输最少的信息量，若有可能，推荐使用边界时钟的内建时标传输的机制。

为接收PTP事件消息激活时标嵌入。这样就可避免在MDIO上读取接收的时标，由于时标嵌在消息包内，这也避免了时标与信息包的匹配问题。

使用一步操作来发送同步消息。由此可避免在MDIO上读取传送时标，也避免了要发送一个Follow_Up消息。

为发送Delay_Req消息使用Delay_Req时标嵌入。这就避免了要在MDIO上读取传送时标，因为时标到达时是嵌在Delay_Resp消息内的。

如果在某一边界时钟的端口支持同级延时机制，也许要使用MDIO来读取用于PDelay_Req和PDelay_Resp消息的传送时标。

如果预计帧的接收数据数量流量不太大，也可用PHY状态帧来交付时标（欲了解更多关于PHY状态帧，可参见DP83640软件开发指南）。

5.0 端到端透明时钟

IEEE1588技术规格版本2提出透明时钟，对那些多端口设备，如网桥、交换机、路由器等作为执行边界时钟的替代。第一种类型，端到端透明时钟，转交PTP事件消息，但修改了消息从入口端传播到出口端的滞留时间。必须对Sync和Delay_Req消息的传播做修正。

5.1 同步 (Sync) 消息处理.

处理Sync消息有两种选择：两步操作和一步操作。

5.1.1 Sync 两步操作.

对于两步操作，需要记录和保存消息入口和出口的时标以用来计算其滞留时间。应对Sync消息不做修改而转发。如果接收到的Sync时标采用嵌入时标，则在转发消息包前保留的时标嵌入字段应被清除。一旦收到相关的Follow_Up消息，滞留时间应加到Follow_Up消息的修正字段correctionField。注意，如果到达的PTP消息两步操作的标志没有设定，透明时钟需要在Sync消息里设定两步操作的标志并产生一个Follow_Up消息，在correctionField中提交滞留时间。

5.1.2 Sync 一步操作

为避免在管理接口间传输时标，可以利用DP83640的一步操作。尽管技术规格要求把滞留时间加到correctionField，将到来的原始时标originTimestamp加到correctionField，并减去入口的时标可得到同样的结果。用于Sync消息的出口时标会随着传送过程自动嵌入到originTimestamp字段。处理器会设置如下：

$$\text{CorrectionField} = \text{correctionField} + \text{originTimestamp} - \text{sync_ingress_timestamp}$$

$$\text{originTimestamp} = 0$$

使用一步操作，PHY会自动设定：

$$\text{OriginTimestamp} = \text{sync_egress_timestamp}$$

由于correctionField仅支持16位秒的字段，所以它只能工作在用于透明时钟 (TC) 的本地PTP时钟能在主时钟的215秒之内同步的条件下。在转发第一个Sync消息之前，透明时钟应首先设定PTP时钟时间，其次基于调整时间修改入口时标。

5.2 Delay_Req消息处理

对于Delay_Req消息，DP83640不支持将滞留时间加到Delay_Req消息的correctionField的机制，取而代之的是必须为Delay_Req消息纪录入口和出口的时标，这些时标用来确定滞留时间，并将其加到由主设备返回的，相关Delay_Resp消息的correctionField。由于可能有多个从多个下游从设备来而未交付的Delay_Req消息，处理器可能要存储多个滞留时间值。注意，当仅有单个本地设备源要发送Delay_Req消息，对于透明时钟操作不能使用Delay_Req时标嵌入这一功能。

5.3 时钟同步和调谐

为了最精确地测量滞留时间，每个PHY的PTP时钟应由总主时钟同步。调谐仅需修正频率，因此比完全的同步要简单。处理器可使用由Sync消息中的入口时标来确定对PTP时钟调谐所需要的校正率。如前所述，采用串行管理接口上的广播写指令，就可修改所有的PHY时钟。虽然本地时钟不必设定成与总主时钟一样，但在初始时要设定成彼此一样的时间。

换句话说，同步调谐可以在不调整PHY时钟率下在处理器上处理。校正率用来修改嵌在Follow_Up和Delay_Resp消息中计算的滞留时间。这一方法不可以用在一步操作。如果调谐需要用在多PTP域里必须在处理器上处理。

如果对于Sync消息采用的是的一步操作，那么本地PTP时钟必须也要与总主时钟大致同步。越让OriginTimestamp靠近原始的OriginTimestamp，同步会越精确。对于这一级别的同步，只须定时进行本地PTP时钟的校正或仅当PTP时钟时间变到可接受的范围以外时才做。对于时间校证，可以直接从OriginTimestamp，correctionField，和sync_ingress_timestamp直接计算出与主设备的简化的偏移量。

6.0 同级点到点透明时钟

IEEE1588技术规格版本2也定义了点到点的透明时钟，采用同级延时机制可以测量本地环路的延时而不用延迟请求机制测量全部链路的延时。点到点透明时钟必须确定滞留时间和订正到Sync消息。此外，使用同级延时机制测量本段路径延时必须包含校正。由于在点到点TCs上不支持Delay_Req机制，Delay_Req消息不需要特殊处理。

6.1 Sync消息的处理

Sync消息的处理基本上与端到端TCs一样。主要区别是本段链路延迟必须加到sync的correctionField或相应的Follow_Up消息中。不论是两步操作还是一步操作都使用端到端TC的描述。

6.2 同级延时机制

如同技术规格要求的一样，对等点到点TC应该周期性地将对PDelay_Req消息发到每个端口来测量到该端口的链路延迟。出境的PDelay_Req时标应由PHY以及通过MDIO读返回的操作来记录。入境PDelay_Resp时标可以通过时标嵌入（推荐）或MDIO读操作递交。基于在PDelay_Resp和可能的PDelay_Resp_Follow_Up中的信息，处理器应该计算出该端口上的入境链路延迟，这一数值应加入到达该端口上Sync消息的correctionField。

6.3 同级延时响应

除初始化同级延时机制之外，同级点到点TC必须能对每个端口上的同级延迟请求作出响应。为了做到这一点，每个PHY必须确定入境PDelay_Req消息的时标，并将时标通过时标嵌入或MDIO读操作传送给处理器，然后，处理器将PDelay_Req消息的入境时标放入PDelay_Resp消息中的requestReceiptTimestamp字段，并送出PDelay_Resp消息。对于PDelay_Resp消息的出境时标必须由PHY和处理器通过MDIO读返回来获得。而后PDelay_Resp出境时标将被填入PDelay_Resp_Follow_Up消息的responseOriginTimestamp字段。

6.4 时钟同步和调谐

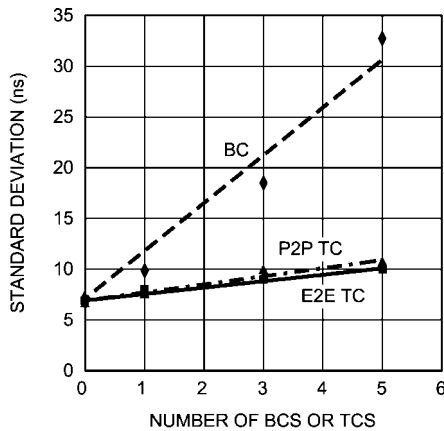
时钟同步以及调谐的要求与端对端透明时钟一样。见5.3节。

7.0 运行结果

采用基于FPGA来产生和传递PTP消息的评估系统，美国国家半导体公司已经测试了简单边界时钟和透明时钟的实施办法。下图显示一定数量的BC或TC设备基本测试的同步结果。作为一个基准，包括了背到背的性能，但不包含BC或TC。试验条件包含：

1. 1秒的Sync间隔
2. 25 Mhz晶振或标准振荡器
3. 每次测量长度 > 1000秒

使用一台数字示波器，采用由每个设备传来的每秒脉冲数（PPS）来测量主到从的偏移量。结果（如图3所示）。



30061513

图3. 对照边界时钟或透明时钟脉冲数量表示的同步性能

8.0 结论

DP83640精密PHYTER[®]可以用于实现IEEE1588边界时钟和透明时钟设备，它能提供一个高精度的解决方案，又减少了一定数量的额外的电路。通过在物理层实现时标的能力，用最精确的点来捕获时标。此外，DP83640包含了一个机制，可以同时控制独立的PTP时钟，其提供了一个简单方法来确保PTP总是处于同步状态。

9.0 参考资料

IEEE P1588TM D2.2 Draft Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems. (2007) Institute of Electrical and Electronics Engineers, Inc.

DP83640 Precision PHYTER - IEEE 1588 Precision Time Protocol Transceiver. (2008) National Semiconductor Corporation. <http://www.national.com/ds/DP/DP83640.pdf>

Application Note 1730: DP83640 Synchronous Ethernet Mode: Achieving Sub-nanosecond Accuracy in PTP Applications. (2007) National Semiconductor Corporation. <http://www.national.com/an/AN/AN-1730.pdf>

Application Note 1794: Using RMII Master Mode. (2008) National Semiconductor Corporation. <http://www.national.com/an/AN/AN-1794.pdf>

National Semiconductor Ethernet PHYTER - Software Development Guide. (2007) National Semiconductor Corporation.

注释

注释

For more National Semiconductor product information and proven design tools, visit the following Web sites at:

Products		Design Support	
Amplifiers	www.national.com/amplifiers	WEBENCH	www.national.com/webench
Audio	www.national.com/audio	Analog University	www.national.com/AU
Clock Conditioners	www.national.com/timing	App Notes	www.national.com/appnotes
Data Converters	www.national.com/adc	Distributors	www.national.com/contacts
Displays	www.national.com/displays	Green Compliance	www.national.com/quality/green
Ethernet	www.national.com/ethernet	Packaging	www.national.com/packaging
Interface	www.national.com/interface	Quality and Reliability	www.national.com/quality
LVDS	www.national.com/lvds	Reference Designs	www.national.com/refdesigns
Power Management	www.national.com/power	Feedback	www.national.com/feedback
Switching Regulators	www.national.com/switchers		
LDOs	www.national.com/lido		
LED Lighting	www.national.com/led		
PowerWise	www.national.com/powerwise		
Serial Digital Interface (SDI)	www.national.com/sdi		
Temperature Sensors	www.national.com/tempsensors		
Wireless (PLL/VCO)	www.national.com/wireless		

THE CONTENTS OF THIS DOCUMENT ARE PROVIDED IN CONNECTION WITH NATIONAL SEMICONDUCTOR CORPORATION ("NATIONAL") PRODUCTS. NATIONAL MAKES NO REPRESENTATIONS OR WARRANTIES WITH RESPECT TO THE ACCURACY OR COMPLETENESS OF THE CONTENTS OF THIS PUBLICATION AND RESERVES THE RIGHT TO MAKE CHANGES TO SPECIFICATIONS AND PRODUCT DESCRIPTIONS AT ANY TIME WITHOUT NOTICE. NO LICENSE, WHETHER EXPRESS, IMPLIED, ARISING BY ESTOPPEL OR OTHERWISE, TO ANY INTELLECTUAL PROPERTY RIGHTS IS GRANTED BY THIS DOCUMENT.

TESTING AND OTHER QUALITY CONTROLS ARE USED TO THE EXTENT NATIONAL DEEMS NECESSARY TO SUPPORT NATIONAL'S PRODUCT WARRANTY. EXCEPT WHERE MANDATED BY GOVERNMENT REQUIREMENTS, TESTING OF ALL PARAMETERS OF EACH PRODUCT IS NOT NECESSARILY PERFORMED. NATIONAL ASSUMES NO LIABILITY FOR APPLICATIONS ASSISTANCE OR BUYER PRODUCT DESIGN. BUYERS ARE RESPONSIBLE FOR THEIR PRODUCTS AND APPLICATIONS USING NATIONAL COMPONENTS. PRIOR TO USING OR DISTRIBUTING ANY PRODUCTS THAT INCLUDE NATIONAL COMPONENTS, BUYERS SHOULD PROVIDE ADEQUATE DESIGN, TESTING AND OPERATING SAFEGUARDS. EXCEPT AS PROVIDED IN NATIONAL'S TERMS AND CONDITIONS OF SALE FOR SUCH PRODUCTS, NATIONAL ASSUMES NO LIABILITY WHATSOEVER, AND NATIONAL DISCLAIMS ANY EXPRESS OR IMPLIED WARRANTY RELATING TO THE SALE AND/OR USE OF NATIONAL PRODUCTS INCLUDING LIABILITY OR WARRANTIES RELATING TO FITNESS FOR A PARTICULAR PURPOSE, MERCHANTABILITY, OR INFRINGEMENT OF ANY PATENT, COPYRIGHT OR OTHER INTELLECTUAL PROPERTY RIGHT.

对于上述任何电路的使用，美国国家半导体公司不承担任何责任且不默示任何电路专利许可。美国国家半导体公司保留随时更改上述电路和规格的权利，恕不另行通知。
想了解最新的产品信息，请访问我们的网址：www.national.com。

生命支持策略

未经美国国家半导体公司的总裁和首席律师的明确书面审批，不得将美国国家半导体公司的产品作为生命支持设备或系统中的关键部件使用。特此说明：

1. 生命支持设备/系统指：(a) 打算通过外科手术移植到体内的生命支持设备或系统；(b) 支持或维持生命，依照使用说明书正确使用，有理由认为其失效会造成用户严重伤害。
2. 关键部件是在生命支持设备或系统中，有理由认为其失效会造成生命支持设备/系统失效，或影响生命支持设备/系统的安全性或效力的任何部件。

禁用物质合规

美国国家半导体公司制造的产品和使用的包装材料符合《消费产品管理规范 (CSP-9-111C2)》以及《相关禁用物质和材料规范 (CSP-9-111S2)》的条款，不包含CSP-9-111S2限定的任何“禁用物质”。
无铅产品符合RoHS指令。



National Semiconductor
Americas Customer
Support Center
Email: new.feedback@nsc.com
Tel: 1-800-272-9959

National Semiconductor
Europe Customer Support Center
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor
Asia Pacific Customer
Support Center
Email: ap.support@nsc.com

National Semiconductor
Japan Customer Support Center
Fax: 81-3-5639-7507
Email: jpn.feedback@nsc.com
Tel: 81-3-5639-7560